



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08264740 A**(43) Date of publication of application: **11.10.96**

(51) Int. Cl.

**H01L 27/12**  
**H01L 21/02**
(21) Application number: **07067810**(22) Date of filing: **27.03.95**(71) Applicant: **SHIN ETSU HANDOTAI CO LTD**
(72) Inventor: **MITANI KIYOSHI**  
**AGA KOJI**  
**KATAYAMA MASAYASU**
**(54) COUPLED WAFER AND PRODUCTION**  
**THEREOF**

## (57) Abstract:

**PURPOSE:** To obtain an extremely thin SOI coupled wafer which is coupled perfectly without generating a void.

**CONSTITUTION:** An oxide is deposited, in a mirror surface state, on at least one bonding face of two mirror finished silicon wafers and then they are bonded

and heat treated to produce a coupled wafer of silicon. In such method for producing a coupled wafer, the mirror finished silicon wafer is previously subjected to a haze test and a wafer having no haze is employed. It is especially effectively when one wafer is ground, polished and etched as thin as  $3\mu\text{m}$  or less or  $1\mu\text{m}$  or less. A coupled silicon wafer produced by this method is also included in this invention.

COPYRIGHT: (C)1996,JPO

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-264740

(43) 公開日 平成8年(1996)10月11日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/12			H 0 1 L 27/12	B
21/02			21/02	B

審査請求 未請求 請求項の数7 O L (全 5 頁)

(21) 出願番号	特願平7-67810	(71) 出願人	000190149 信越半導体株式会社 東京都千代田区丸の内1丁目4番2号
(22) 出願日	平成7年(1995)3月27日	(72) 発明者	三谷 清 群馬県安中市磯部2丁目13番1号 信越半 導体株式会社半導体磯部研究所内
		(72) 発明者	阿賀 浩司 群馬県安中市磯部2丁目13番1号 信越半 導体株式会社半導体磯部研究所内
		(72) 発明者	片山 正健 群馬県安中市磯部2丁目13番1号 信越半 導体株式会社半導体磯部研究所内
		(74) 代理人	弁理士 山本 亮一 (外1名)

(54) 【発明の名称】 結合ウェーハの製造方法及びこの方法により製造された結合ウェーハ

(57) 【要約】 (修正有)

【目的】 極薄のSOI結合ウェーハにおいてもボイドの発生のない完全に結合した結合ウェーハを得ることを目的とする。

【構成】 2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に、鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて、シリコンの結合ウェーハを製造する方法において、用いるシリコン鏡面ウェーハに予めヘイズ検査を行い、ヘイズのないものを用いることを特徴とするシリコン結合ウェーハの製造方法であり、特に、一方のウェーハを研削、研磨、エッチングして3 $\mu$ m以下、あるいは1 $\mu$ m以下といった極薄の薄膜とする場合に有効である。さらにはこれらの方法によって得られるシリコン結合ウェーハをも要旨とする。

**【特許請求の範囲】**

【請求項1】 2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて、シリコンの結合ウェーハを製造する方法において、用いるシリコン鏡面ウェーハに予めヘイズ検査を行うことを特徴とするシリコン結合ウェーハの製造方法。

【請求項2】 2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて、シリコンの結合ウェーハを製造する方法において、該シリコン鏡面ウェーハにヘイズのないものを用いることを特徴とするシリコン結合ウェーハの製造方法。

【請求項3】 2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に、鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて強固に結合し、次いで一方のウェーハを研削、研磨、エッチングして3 $\mu$ m以下に薄膜化して、シリコンの結合ウェーハを製造する方法において、用いるシリコン鏡面ウェーハに予めヘイズ検査を行うことを特徴とするシリコン結合ウェーハの製造方法。

【請求項4】 2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に、鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて強固に結合し、次いで一方のウェーハを研削、研磨、エッチングして3 $\mu$ m以下に薄膜化して、シリコンの結合ウェーハを製造する方法において、該シリコン鏡面ウェーハにヘイズのないものを用いることを特徴とするシリコン結合ウェーハの製造方法。

【請求項5】 2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に、鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて強固に結合し、次いで一方のウェーハを研削、研磨、エッチングして1 $\mu$ m以下に薄膜化して、シリコンの結合ウェーハを製造する方法において、用いるシリコン鏡面ウェーハに予めヘイズ検査を行うことを特徴とするシリコン結合ウェーハの製造方法。

【請求項6】 2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に、鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて強固に結合し、次いで一方のウェーハを研削、研磨、エッチングして1 $\mu$ m以下に薄膜化して、シリコンの結合ウェーハを製造する方法において、該シリコン鏡面ウェーハにヘイズのないものを用いることを特徴とするシリコン結合ウェーハの製造方法。

【請求項7】 請求項1ないし請求項6の方法で製造されるシリコン結合ウェーハ。

**【発明の詳細な説明】****【0001】**

【産業上の利用分野】 本発明は、電子デバイスにとって

理想構造と言われるSOI (silicon on insulator) において、2枚のシリコン鏡面ウェーハを接着剤を用いずに結合した後、片方のウェーハを薄膜化してSOI構造基板を実現しようとする技術に関する。

**【0002】**

【従来の技術】 SOI構造としては、酸素イオンを結晶に高濃度で打ち込み、熱処理で酸化膜を形成するSIMOX (separation by implanted oxygen) が有力なSOI基板として注目され研究が続けられている。しかし、酸化膜の信頼性や一度アモルファス状態になったシリコン層について、1,300℃以上の結晶性回復熱処理が必須であることなど問題点が多い。一方、2枚のシリコンウェーハのうち、少なくとも一方に酸化膜を形成したのち接着剤を用いずに結合した後、片方のウェーハを薄膜化することによってSOI基板を得る方法は、平坦度、清浄度等の薄膜化技術の向上と相まって、近年特に注目をあびている。

【0003】 結合ウェーハによるSOI基板は、前記SIMOXにくらべ酸化膜の完全性が高いため、漏れ電流が少なく、高耐圧である等の電気特性のすぐれたものとなる。このような結合ウェーハでは、当然結合の完全性が要求され未結合部 (ボイド: void) があってはならない。ボイドの発生は、接合表面の清浄度 (ゴミの存在) や接合表面の粗さ (マイクロラフネス)、親水性に関連する表面の化学的な構造等により影響を受けるが、近年のシリコンウェーハの清浄度、平坦度の向上、あるいは熱処理条件の適性化等によりボイドの発生はほとんどなくなっている。すなわち、従来のように比較的厚い (例えば3~10 $\mu$ m) シリコン薄膜の厚さのバイポーラ用SOIの作成にあっては、現在市販されているシリコンウェーハの清浄度、平坦度で満足のいく結合が得られ、マイクロラフネスやウェーハ全面にみられる数 $\mu$ mの厚さのむら、数十 $\mu$ mのそりは、結合に余り支障がない。これは前記清浄度等の向上に加えウェーハ自身の弾性変形によるものと考えられる。

**【0004】**

【発明が解決しようとする課題】 ところが、近年デバイスの高集積化、高精度化により、SOIは増々薄膜化傾向にあり、3 $\mu$ m以下、特に、1 $\mu$ m以下といった極薄のSOIが要求されるようになった。このような極薄のSOIを結合ウェーハで製造しようすると、薄膜化工程でボイドが発生するという新たな問題が生じるようになった。すなわち、ウェーハ接合工程、熱処理工程を経て結合ウェーハとなった段階、次いで片方のウェーハを通常の3~10 $\mu$ m程度に薄膜化した段階ではボイドの発生が見られないものが、さらに3 $\mu$ m以下あるいは、1 $\mu$ m以下といった極薄とするとボイドが発生することがある。そこで、このような問題点に鑑み本発明にあっては、極薄の結合ウェーハの製造においてもボイドの発生のない完全に結合した結合ウェーハを得ることを目的と

する。

#### 【0005】

【課題を解決するための手段】本発明の主な要旨とするところは、2枚のシリコン鏡面ウェーハのうち、少なくとも一方の接合面に、鏡面状態の酸化膜を形成した後、相互に接触させて接合した後、加熱処理を加えて、シリコンの結合ウェーハを製造する方法において、用いるシリコン鏡面ウェーハに予めヘイズ検査を行い、ヘイズのないものを用いることを特徴とするシリコン結合ウェーハの製造方法であり、特に、一方のウェーハを研削、研磨、エッチングして $3\mu\text{m}$ 以下、あるいは $1\mu\text{m}$ 以下といった極薄の薄膜とする場合に有効である。さらにはこれらの方法によって得られるシリコン結合ウェーハをも要旨とする。

【0006】以下、本発明につき詳述する。図1に最も単純な結合ウェーハによるSOIの製造工程を示した。2枚のシリコン鏡面ウェーハ（ベースウェーハ、ボンドウェーハ）を準備し（工程1）、そのうちの少なくとも一方の接合面に鏡面状態の酸化膜を形成する（工程2）。次に、この2枚のシリコン鏡面ウェーハを室温で相互に接触させて接合し（工程3）、熱処理を加えることによって強固に結合させる（工程4）。次いで、一方のウェーハを平面研削し $10\sim 20\mu\text{m}$ 程度の厚さを残して除去する（工程5）。最後に、鏡面研磨、エッチング処理を加え所望の厚さの薄膜とする（工程6）。

$$r_c = (16\Gamma Et^3)^{1/4} / (9\alpha (1-\nu^2) \Delta P^2)^{1/4} \dots\dots (1)$$

（ここで、 $r$ はボイドの半径、 $r_c$ はボイドの臨界半径、 $\Gamma$ は表面エネルギー密度、 $E$ はヤング率（ $1.66 \times 10^{12} \text{dyn/cm}^2$ ）、 $t$ はウェーハの厚さ、 $\alpha$ はボイド形状定数（ $0.33\sim 0.5$ ）、 $\nu$ はポアソン比（ $0.42$ ）、 $\Delta P$ はボイド中のガス圧力である）。すなわち、 $r_c$ が小さくなれば、ボイドは発生しやすくなる。ここで結合熱処理時に変化する変数 $\Gamma$ 、 $\Delta P$ と薄膜化工程中に変化する変数 $t$ 以外を定数として考えると、下記の式（2）の様な関係が得られる。

$$r_c \propto \Gamma^{1/4} t^{3/4} / \Delta P^{1/2} \dots\dots (2)$$

（2）式より、臨界半径 $r_c$ は、ウェーハ厚さに最も敏感に変化しウェーハ厚さが薄くなるにつれボイドは発生しやすくなる事がわかる。すなわち、従来の $3\sim 10\mu\text{m}$ 程度の厚さでは問題にならなかったものが、 $3\mu\text{m}$ 以下、特に $1\mu\text{m}$ 以下といった極薄膜化することによって、ボイドの発生が起り易くなることが裏付けられる。そして、ボイドは局所的な結合界面の剥れであるから、ボイドの発生部分の表面エネルギー $\Gamma$ は他の場所に比べて小さかったと言える。

【0009】これは、ボイド発生部の結合界面たる使用したシリコン鏡面ウェーハの表面にマイクロラフネスが存在したため、結合強度がまわりの結合界面と比べて低いことが原因と考えられる。ウェーハの厚さが厚い時は、ウェーハの弾性により結合界面にボイドが発生しな

【0007】この最終薄膜化工程6中あるいは工程6後にボイドが発生すると、単に材料歩留りの低下をきたすだけでなく、工程1から工程6までのすべての工程が無駄となり、著しいコストの上昇をもたらしてしまう。従って、予め、薄膜化工程で発生するボイドの原因を除去することができれば、前記工程の無駄を排除することができ、コストの低減に資する。そこで、本発明者らは、従来の $3\sim 10\mu\text{m}$ 程度では問題ないにもかかわらず、 $3\mu\text{m}$ 以下、特に $1\mu\text{m}$ 以下といった極薄化すると何故ボイドが発生するのか種々の検討、解析の結果、その原因の究明に成功し、本発明を完成するに至ったものである。

【0008】これまで、室温での接合時（工程3）やその後の結合熱処理時（工程4）に生ずる結合SOIウェーハ界面で発生するボイドの原因について議論はあったが、薄膜化工程時（工程6）に発生するボイドについての検討はなされていない。本発明者らは以前結合熱処理時に発生するボイドの機構を提案した（K. Mitani and U.M. Gosele, Appl. Phys. A54, (1992)543）。これを薄膜化工程に応用し検討、解析を行ってみた。結合熱処理時に発生するボイドは、結合前のウェーハ表面に吸着しているガスが熱処理のため表面から脱離し、ガスとなって界面に存在する事が原因と考えられる。ボイドとして存在するためには、ボイドの半径が下記の式（1）に示す臨界半径（ $r_c$ ）を越えなければならない。

いところ、薄膜化することによってこのウェーハ弾性が弱まりボイドが発生するのである。これを図2を用いて模式的に説明すると、ボイドの発生は図2における $F_A > F_B$ のときに発生する。 $F_A$ の要因はウェーハ表面に吸着しているガスが結合熱処理時に表面から離脱し、気体ガスとなりガス圧として $F_A$ を誘因する。 $F_B$ の要因としては、結合界面の結合強度 $F_{B1}$ とウェーハの弾性エネルギー $F_{B2}$ がある。 $F_{B1}$ は、マイクロラフネスがあると局所的に弱められることとなり、 $F_{B2}$ はウェーハの曲がり元に戻ろうとする力であるから、厚さが薄くなると弱くなる。ウェーハの厚さが厚い時はマイクロラフネスの有無にかかわらず、 $F_A < F_{B1} + F_{B2}$ となりボイドは発生しないが、極薄膜化すると $F_{B2}$ が小さくなり、マイクロラフネスが存在するところでは結合強度 $F_{B1}$ も小さいため、 $F_A > F_{B1} + F_{B2}$ となり、ボイドが発生するのである。

【0010】従って、マイクロラフネスのないシリコン鏡面ウェーハを用いて結合ウェーハを製造すれば、例えば $3\mu\text{m}$ 以下あるいは $1\mu\text{m}$ 以下といった極薄のSOIとしても、薄膜化工程でボイドの発生はなく、前記工程1～6までの工程の無駄が生じることなく、著しくコストの低減に資することができる。マイクロラフネスは原子間力顕微鏡（AFM: Atomic Force Microscope）で測定可能な表面の凹凸（通常 $1\mu\text{m} \times 1\mu\text{m}$ 領域）で、

RMS (root mean square) で表現される。AFMのRMSは、光散乱の信号強度とよい相関があり、光散乱によるパーティクルカウンターあるいは集光灯による検査によってヘイズとして検出される。よって、用いるシリコン鏡面ウェーハに予め光散乱によるパーティクルカウンター又は集光灯によるヘイズ検査を行い、ヘイズのないものだけを用いてシリコン結合ウェーハを製造すれば、例え薄膜を $3\mu\text{m}$ 以下、特に $1\mu\text{m}$ 以下といった極薄としても、薄膜化工程において、ボイドが発生することはない。尚、このような局部的結合強度の劣化のない結合ウェーハは信頼性、耐圧特性等の向上が見込まれるため、従来の $3\sim 10\mu\text{m}$ 厚のSOIにも当然に適用可能であることは言うまでもない。

#### 【0011】

##### 【実施例】

(実施例1) 一般に市販されているCZ法により育成した6"φ(150mmφ)、P型(ボロンドープ)、方位〈100〉のシリコン鏡面ウェーハ2枚を用いて結合ウェーハを製造することとした。まず、用いるシリコン鏡面ウェーハ全数につきヘイズ検査を行った。ヘイズ検査は、1枚ずつ暗室で集光灯(ハロゲンランプ150W、スポットサイズ30mmφ)での目視チェックにより行った。ヘイズは標準サンプル(AFMでのRMS値 $2\text{\AA}$ 以下のもの)との相対比較により検出できるので、ヘイズの検出されたシリコン鏡面ウェーハは、予め接合工程に投入されぬよう取り除いた。こうして、ヘイズのないシリコン鏡面ウェーハのみを準備した。このうち1方のシリコン鏡面ウェーハには $\text{We t O}_2$ 又は $\text{H}_2 + \text{O}_2$ の雰囲気

下、 $1,000^\circ\text{C}$ 以上 $1,200^\circ\text{C}$ 以下で加熱処理することによって鏡面状態の酸化膜を形成した。次に、酸化膜を形成したウェーハと酸化処理を加えていないシリコン鏡面ウェーハを室温で相互に接触させて接合した。この接合ウェーハを $\text{We t O}_2$ の雰囲気下 $1,100^\circ\text{C}$ の熱処理を加え、強固に結合させた。次いで、酸化膜を形成した側のウェーハを平面研削し約 $10\mu\text{m}$ 程度の厚さまで除去した。この時点で、結合ウェーハにボイドの発生がないことを確認した。最後に鏡面研磨、エッチング、洗浄を加えて、厚さ $3\mu\text{m}$ の薄膜とした。こうして出来た結合ウェーハにつき、ボイドの発生の有無をチェックした。結果を表1に示す。

【0012】(実施例2) 最終薄膜の厚さを $1\mu\text{m}$ とさらに極薄のものとした他は実施例1と同様にして、結合ウェーハを製造し、ボイドの発生の有無を調べた。結果を表1に並記した。

【0013】(実施例3) ヘイズ検査の方法を、集光灯による目視から、光散乱によるパーティクルカウンター(LS-6000:日立社製商品名)とし薄膜の厚さを $0.1\mu\text{m}$ とした他は実施例1と同様にして、結合ウェーハを製造し、ボイドの発生の有無を調べ、結果を表1に並記した。

【0014】(比較例) 比較として、従来の工程流れ品の薄膜化工程におけるボイドの発生率を、目標膜厚( $3\mu\text{m}$ 、 $1\mu\text{m}$ 、 $0.1\mu\text{m}$ )ごとに表1に示しておいた。

#### 【0015】

【表1】

	実施例1	実施例2	実施例3	比較例(従来工程)		
SOI層 目標厚	$3\mu\text{m}$	$1\mu\text{m}$	$0.1\mu\text{m}$	$3\mu\text{m}$	$1\mu\text{m}$	$0.1\mu\text{m}$
n	520	463	50	620	570	415
ボイド 発生率 (%)	0	0	0	(2枚) 0.32	(6枚) 1.05	(15枚) 3.61

【0016】表1の結果から判るように、従来は膜厚が $3\mu\text{m}$ から $1\mu\text{m}$ ないし $0.1\mu\text{m}$ と極薄になるに従い、ボイドの発生率が増大しているが、本発明による実施例では、薄膜を $3\mu\text{m}$ 以下特に $1\mu\text{m}$ 以下としてもボイドの発生がないことが判る。これは、用いるシリコン鏡面ウェーハにヘイズがなく、マイクロラフネスがないため局部的に結合強度が弱い部分が存在しないためである。

#### 【0017】

【発明の効果】本発明により $3\mu\text{m}$ 以下、特に $1\mu\text{m}$ 以下の極薄のSOIを結合ウェーハで製造する場合に問題となる、薄膜化工程時におけるボイドの発生を有効に

防止できる。従って、材料歩留りの向上ができるとともに、薄膜化工程までの工程の無駄をなくすることができる結果、コストの低減に資する。また、局部的に結合強度の弱い部分が存在しないため、信頼性が向上し、高品質の結合ウェーハによるSOIを得ることができる。

#### 【図面の簡単な説明】

【図1】SOI結合ウェーハの概略製造工程図である。

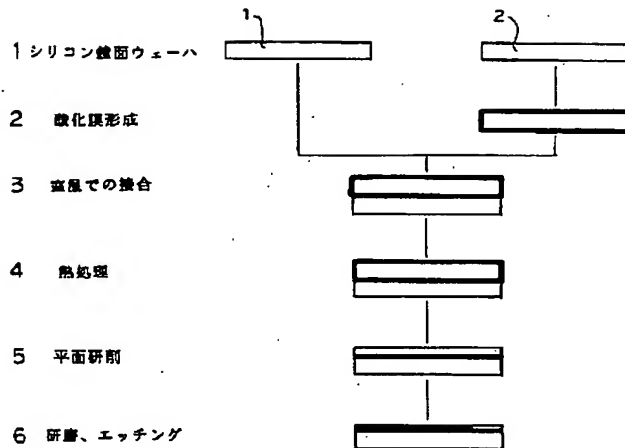
【図2】ボイド発生機構を説明するための模式図である。

#### 【符号の説明】

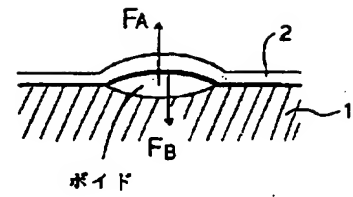
1…ベースウェーハ

## 2…ボンドウェーハ

【図1】



【図2】



**THIS PAGE BLANK (USPTO)**



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**